

MASTER

Het push-out effect in npn-transistoren

Visser, M.

Award date:
1981

[Link to publication](#)

Disclaimer

This document contains a student thesis (bachelor's or master's), as authored by a student at Eindhoven University of Technology. Student theses are made available in the TU/e repository upon obtaining the required degree. The grade received is not published on the document as presented in the repository. The required complexity or quality of research of student theses may vary by program, and the required minimum study period may vary in duration.

General rights

Copyright and moral rights for the publications made accessible in the public portal are retained by the authors and/or other copyright owners and it is a condition of accessing publications that users recognise and abide by the legal requirements associated with these rights.

- Users may download and print one copy of any publication from the public portal for the purpose of private study or research.
- You may not further distribute the material or use it for any profit-making activity or commercial gain

4172 bse

TECHNISCHE HOGESCHOOL EINDHOVEN

Het Push-out effect in npn-transistoren.

M.Visser

EEA/278/augustus 1981

Verslag van een afstudeerwerk
verricht in de vakgroep EEA,
o.l.v. Prof.dr.H.Groendijk
Coach: dr.ir. W.Versnel
dec.80/aug.1981

Samenvatting

Dit afstudeerverslag beschrijft de ontwikkeling van het technologisch proces ter vervaardiging van zgn. "push-out" transistoren. Het "push-out" effect wordt door Fair en Tsai verklaard als een gevolg van diffusie-versterking door het ontstaan van extra vacatures.

Onze enige diffusiebron is gedoopt oxyde, met het silox-proces aangebracht; de beperkingen die dit met zich meebrengt, moeten door een aangepast proces opgevangen worden en het aanbrengen van een uitrichtpatroon in het Silicium is een waardevol hulpmiddel. Controle-figuren als van der Pauw structuren voor het meten van vierkantsweerstand en slijpbanen voor junktie-diepte bepalingen blijken bij het ontwikkelen van een proces met gedoopte oxydes absoluut noodzakelijk te zijn.

Problemen met oppervlakte-toestanden en metallisering zijn er de oorzaak van, dat nog geen goede transistoren gemaakt zijn.

De laatste experimenten doen echter vermoeden dat het met eengoed uitgebalanceerd proces mogelijk moet zijn devices te maken die binnen redelijke marges de gewenste eigenschappen hebben.

Inhoudsopgave

| | pagina |
|---|--------|
| <u>1</u> Samenvatting | 1 |
| <u>2</u> Inhoudsopgave | 2 |
| <u>3</u> Inleiding | 3 |
| <u>4</u> Diffusie-theorie en het push-out effect | 5 |
| <u>5</u> Het maskerontwerp voor het vervaardigen van push-out transistoren | 10 |
| <u>6</u> Het technologisch proces | 15 |
| <u>7</u> Experimenten | 18 |
| <u>8</u> Konklusies | 22 |
| <u>9</u> Bijlage 1: de masker-negatieven | 23 |
| <u>10</u> Bijlage 2: het technologisch proces in detail | 29 |
| <u>11</u> Dankwoord | 34 |
| <u>12</u> Referenties | 35 |

Inleiding

Het vervaardigen van transistoren met bepaalde gewenste eigenschappen berust op het volledig beheersen van het technologisch proces. De opzet van dit afstudeerwerk was transistoren met een bepaalde configuratie, de zgn. "push-out" transistoren, te maken en te vergelijken met "normale" transistoren.

De "push-out" of het "uitduwen" van de basis wordt veroorzaakt door de emitter-diffusie (zie fig.1).

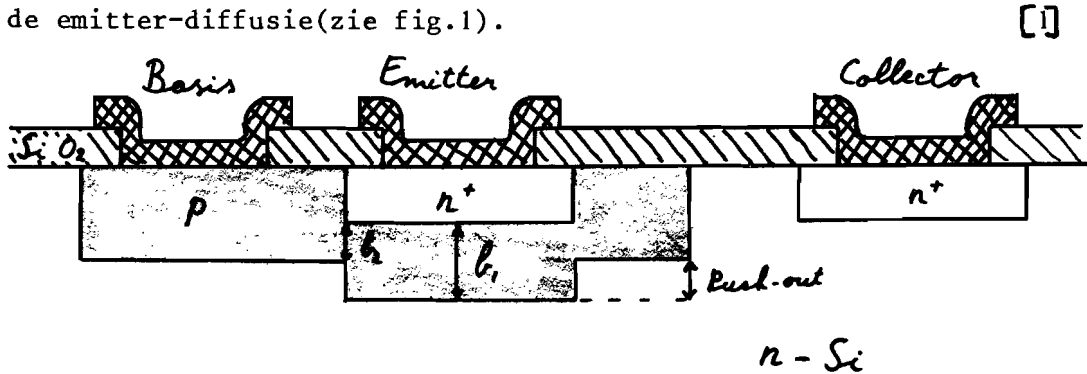


fig.1 : Konfiguratie van een "normale" transistor.

Een gevolg is dat de basisdikte bij de rand van de emitter dunner is ($b_1 > b_2$).

Zodra de depletie laag in de basis de emitter raakt, treedt collector-emitter doorslag op; als nu deze basis plaatselijk dunner is, is het waarschijnlijk dat bij een lagere V_{ce0} al doorslag optreedt dan het geval is bij een uniforme basisdikte b_1 .

De "push-out" transistor heeft de onderstaande configuratie

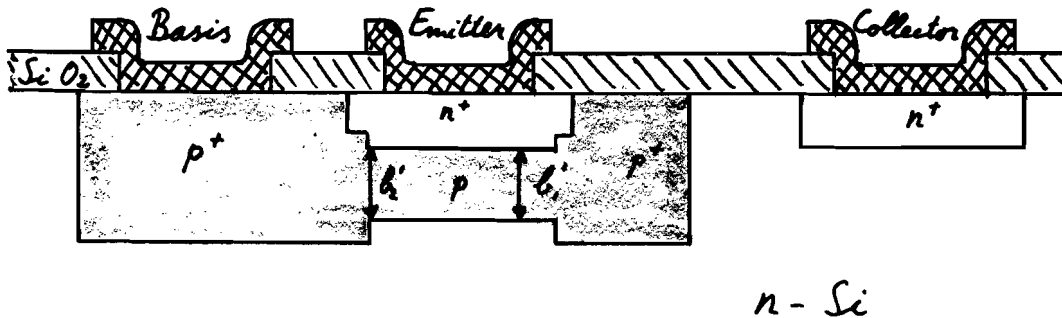


fig.2 : Konfiguratie van een "push-out" transistor.

We zien dat bij de "push-out" transistor niet meer geldt $b'_1 > b'_2$, en we verwachten daarom een hogere BV_{ceo} .

Omdat het technologisch proces de eigenschappen van de transistoren bepaalt, willen we iedere processtap kunnen controleren.

Bij het ontwerp van de maskers is hier rekening mee gehouden in de vorm van van der Pauw figuren om vierkantsweerstand te meten en slijppatronen om junktie-dieptes te bepalen m.b.v. cilindrierslijpen en staining-etsen.

Uit een literatuurstudie blijkt dat het "push-out" effect een diffusie-verschijnsel is; een korte samenvatting van deze diffusie-theorie is daarom gegeven.

Vervolgens wordt het masker-ontwerp besproken met de argumenten voor het opnemen van een uitrichtpatroon in het silicium.

Het technologisch proces wordt uitvoerig behandeld, opdat eventuele herhalingen van deze experimenten mogelijk zijn.

Diffusie-theorie en het "push-out" effect

Algemeen

In 1855 formuleerde Dr. Adolf Fick de eerste en tweede diffusiewet:

$$J = -D \frac{\partial c}{\partial x} \quad (1^e \text{ Wet})$$

$$\frac{\partial c}{\partial t} = D \frac{\partial^2 c}{\partial x^2} \quad (2^e \text{ Wet})$$

- met :
- J = deeltjes-stroomdichtheid
 - D = diffusie-coëfficiënt
 - c = deeltjes-concentratie
 - $\frac{\partial}{\partial x}$ = afgeleide naar de plaats
 - $\frac{\partial}{\partial t}$ = afgeleide naar de tijd

Bij de afleiding van deze één-dimensionale wet gaat men ervan uit dat atomen 50 % kans hebben om naar links en 50 % kans om naar rechts te bewegen . [3]

In een vat met een scheidingswand bevinden zich oorspronkelijk N_1 deeltjes in deel I en N_2 deeltjes in deel II

Na het verwijderen van de scheidingswand veranderen de concentraties. Stel dat alle moleculen in een tijd τ een stapje λ doen.

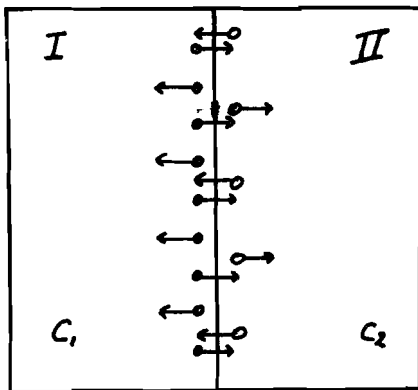


fig.3 :vat met scheidingswand op t = 0.

De helft van de concentratie c_1 in deel I bij de wand verplaatst zich dan naar deel II , in formule :

$$\frac{dN}{dt} \cdot \tau = \frac{1}{2} c_1 \cdot \lambda \quad (1)$$

Tegelijk gaat de helft van de concentratie c_2 in deel II naar deel I :

$$\frac{dN}{dt} \cdot \tau = \frac{1}{2} c_2 \cdot \lambda \quad (2)$$

De netto deeltjesstroom is :

$$\frac{dN}{dt} = \frac{1}{2} (c_1 - c_2) \cdot \frac{\lambda}{\tau} \quad (3)$$

en $(c_1 - c_2) = -\frac{\partial c}{\partial x} \cdot \Delta x = -\frac{\partial c}{\partial x} \cdot \lambda \quad (4)$

(4) in (3) geeft :

$$\frac{dN}{dt} = J = -\frac{\lambda^2}{2\tau} \frac{\partial c}{\partial x} = -D \frac{\partial c}{\partial x} \quad (5) = 1^e \text{ Wet van Fick.}$$

Hierbij is verondersteld dat D onafhankelijk van de concentratie is.

De continuïteitsvergelijking luidt : $\frac{\partial J}{\partial x} = -\frac{\partial c}{\partial t} \quad (6)$

Als $D = \text{konstant}$, dan geldt : $\frac{\partial J}{\partial x} = \frac{\partial}{\partial x} \left(-D \frac{\partial c}{\partial x} \right) = -D \frac{\partial^2 c}{\partial x^2}$ (7)

(6) in (7) geeft : $\frac{\partial c}{\partial t} = D \frac{\partial^2 c}{\partial x^2}$ (8) = 2^e Wet van Fick.

Als $D = D(c(x)) = D(x)$, dan geldt $\frac{\partial c}{\partial t} = \frac{\partial}{\partial x} \left\{ D(x) \frac{\partial c}{\partial x} \right\}$ (9)

We spreken dan van "anomale" diffusie.

In alle gevallen is de diffusie-coëfficiënt sterk afhankelijk van de temperatuur. De voor de halfgeleidertechniek interessante elementen hebben alle een diffusie-coëfficiënt die volgens de vergelijking van Arrhenius beschreven kan worden [4] : $D = D_0 \exp\left(-\frac{E_a}{kT}\right)$ (10)

Hierin is E_a een aktiveringsenergie en $D_0 = D(T=\infty)$.

Een eerste benadering van diffusieprofielen in vaste stoffen, berekend met de vergelijkingen van Fick, is afhankelijk van de diffusiebron. De randvoorwaarde luidt steeds $c(\infty, t) = 0$

Is de bron konstant, dan is de oplossing [5] :

$$c(x,t) = c_0 \operatorname{erfc}\left(\frac{x}{\sqrt{4Dt}}\right) = c_0 \left[1 - \frac{2}{\pi} \int_0^{\frac{x^2}{4Dt}} \exp(-\lambda^2) d\lambda \right] \quad (11)$$

en een deltafunctie als bron geeft:

$$c(x,t) = \frac{Q}{(\pi Dt)^{1/2}} \cdot \exp\left(-\frac{x^2}{4Dt}\right) \quad (12)$$

Voor ondiepe diffusies met lage konzentraties zijn deze benaderingen redelijk nauwkeurig.

Diffusie in silicium

In de halfgeleidertechniek is silicium het belangrijkste element. Voor het vervaardigen van devices is het nodig om drie- en vijfwaardige elementen in controleerbare konzentraties aan te brengen. De meest gangbare methodes zijn gasdiffusie, ionen-implantatie met indiffusie en diffusie uit gedoopte oxydes.

Alle methodes gebruiken het diffusie-proces.

Ongelukkigerwijze zijn de diffusie-coëfficiënten van fosfor, borium en arseen, de meest gebruikte elementen voor diffusie in silicium, alle afhankelijk van de konzentratie ($D = D(c(x)) = D(x)$).

Diffusie van een verontreiniging in een kristalrooster kan interstitieel of substitutioneel zijn. [2]

Bij interstitiële diffusie bezetten de diffunderende atomen open ruimtes tussen de roosterplaatsen. De kans op een onbezette plaats tussen de rooster-atomen is vrij groot, terwijl de energie nodig voor een sprong laag is (ca. 1 eV).

Het gevolg is een hoge diffusie-coëfficiënt.

De substitutioneel diffunderende atomen moeten een vacature (=lege roosterplaats) aan de goede kant als naaste roosterplaats hebben. De kans hierop is veel kleiner en daarnaast is de vormingsenergie van een vacature relatief hoog (2 à 3 eV), zodat de atomen die op deze manier diffunderen een lage diffusie-coëfficiënt hebben.

Voorbeeld : Goud (T = 1000°C) $D_{Au} = 3,75 \times 10^{-5} \text{ cm}^2 \text{ sec}^{-1}$
 Borium (T = 1000°C) $D_B = 1,7 \times 10^{-14} \text{ cm}^2 \text{ sec}^{-1}$

In 1977 publiceerden R.B.Fair en J.C.C.Tsai een theorie over anormale diffusie, die uitging van diffusie via vacatures in verschillende ladingstoestanden. [1]

- V^x = neutrale vacature
- V^- = negatieve vacature
- $V^=$ = dubbel negatieve vacature
- V^+ = positieve vacature

De algemene vorm voor de diffusie-coëfficiënt wordt dan gegeven

$$\text{door : } D = h \left[D_i^0 + D_i^- \left(\frac{n}{n_i} \right) + D_i^= \left(\frac{n}{n_i} \right)^2 + D_i^+ \left(\frac{p}{n_i} \right) \right] \quad (13)$$

h = field enhancement factor; doordat elektronen en gaten beweeglijker zijn dan atomen in het kristal, kunnen ze vooruit diffunderen.

Het elektrische veld tussen vrije en vaste ladingen versnelt de diffusie. Experimenteel blijkt dat $h = 1 + \left[1 + 4 \left(\frac{n_i}{N} \right) \right]^{-\frac{1}{2}}$ (14),
 dus $1 \leq h \leq 2$ [2]

De grootheden D_i^0 , D_i^- , $D_i^=$ en D_i^+ stellen diffusie-coëfficiënten voor van resp. PV^x , PV^- , $PV^=$ en PV^+ paren (P = diffunderend atoom) onder intrinsieke omstandigheden ($n=p=n_i$).

Iedere D_i is te schrijven als $D_i = D_o \exp\left(\frac{-E_a}{kT}\right)$ (10)

In onderstaande tabel zijn voor borium, fosfor en arseen de waarden van D_o en E_a gegeven. [2]

| Ladingstoestand | Borium | | Fosfor | | Arseen | |
|-----------------|--------|-------|--------|-------|--------|-------|
| | D_o | E_a | D_o | E_a | D_o | E_a |
| PV^x | 0,091 | 3,36 | 3,85 | 3,36 | 0,38 | 3,58 |
| PV^- | ----- | ----- | 4,44 | 4,0 | 22,9 | 4,1 |
| $PV^=$ | ----- | ----- | 44,2 | 4,37 | ----- | ----- |
| PV^+ | 166,3 | 4,08 | ----- | ----- | ----- | ----- |

Borium.

De diffusie-coëfficiënt van borium kan geschreven als

$$D_B = h \left[D_i^0 + D_i^+ \left(\frac{p}{n_i} \right) \right] \quad (15)$$

Het berekenen van diffusie-profielen met deze diffusie-coëfficiënt kan met behulp van numerieke benaderingsmethodes gedaan worden.

Volgens [2] ^{geeft} deze diffusie-coëfficiënt bij een konstante bron een diffusie-profiel: $c(x,t) = c_0 \cdot (1-Y^{2/3})$ (16)

met c_0 = oppervlakte-concentratie

en $Y = \frac{x^2 n_i}{6c_0 D_i t}$ als $c(x) \ll c_0$ (17)

Als de achtergrond-koncentratie een uniforme n-type dope is van enkele ordes kleiner dan c_0 , dan wordt de junktiediepte gevonden door te stellen $c(x,t) = 0$ of $Y = 1$

anders geschreven $\frac{x_j}{2\sqrt{D_i t}} = 1,225 \sqrt{\frac{c_0}{n_i}}$ (18)

Fosfor.

Uit talloze experimenten bleek dat indien de concentraties bij een bepaalde temperatuur uitgezet werden tegen x/\sqrt{t} de profielen samenvielen. Dit leidt tot de konklusie dat de diffusie-coëfficiënt alleen van de concentratie afhangt en niet beïnvloed wordt door oppervlakte-spanningen of andere factoren.

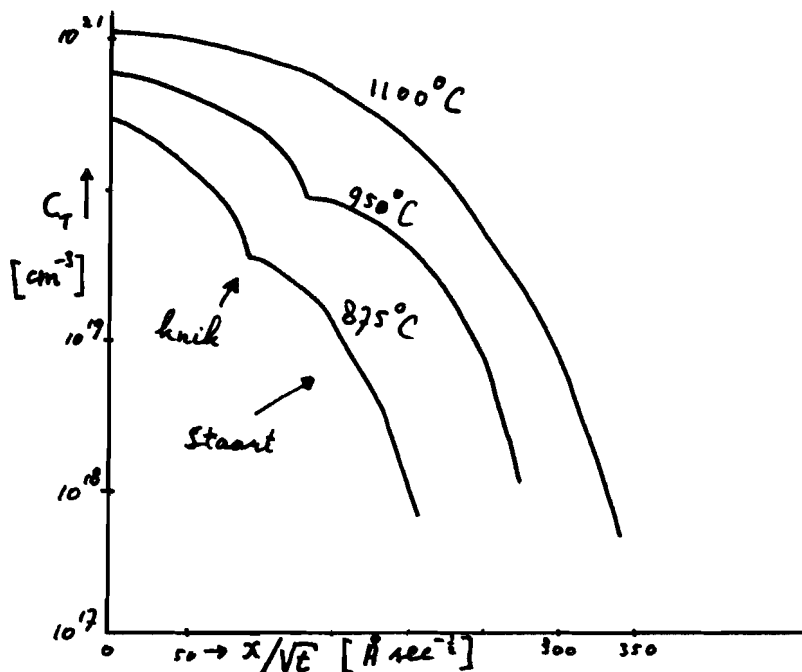


fig.4 : diffusie-profielen van fosfor bij verschillende temperaturen

Fair en Tsai verklaren de knik in het profiel door te stellen dat, als het Fermi-niveau 0,11 eV onder de geleidingsband komt, het P^+V^- paar dissocieert volgens: $P^+V^- \rightleftharpoons P^+ + V^- + e^-$ [1]

De extra vacatures die hierdoor ontstaan diffunderen het kristal in en vergroten de difusie achter de knik.

De vrije weglengte van deze vacatures is ca. 25 μm ., dus tot diep in het kristal is de invloed merkbaar.

De V^- -vacatures gaan in het p-gebied over in $V^x + e^-$ en $V^+ + 2e^-$, afhankelijk van de afstand van het Fermi-niveau tot de geleidingsband.

De diffusie van borium onder de emitter van een npn-transistor wordt hierdoor ook versnelt, met als gevolg het "push-out" effect.

Het energieniveau $E_F = E_C - 0,11 \text{ eV}$ werd bepaald door de elektronen-koncentraties bij de knik (n_e) uit te zetten tegen $1/T$ en de helling van deze grafiek te meten.

Indien de diffusiecoëfficiënt als functie van de elektronen-koncentraties uitgerekend wordt, ontstaan onderstaande grafieken.

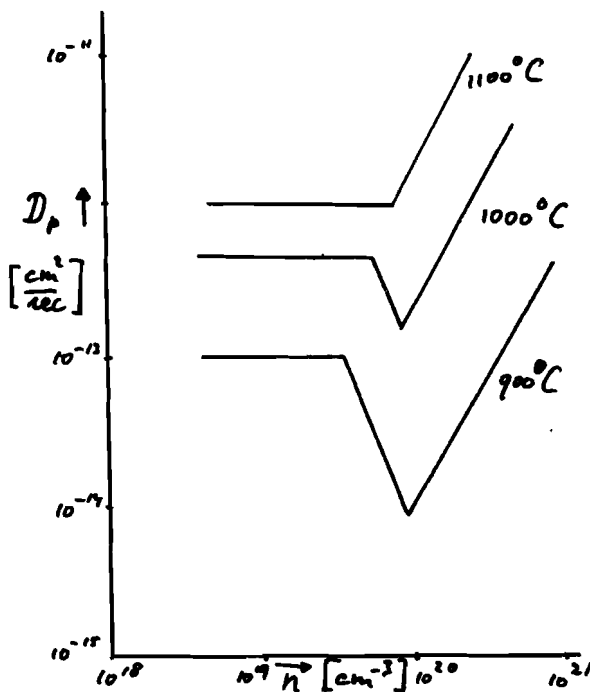


fig.5: D_p als functie van n .

Hierbij is voor hoge concentraties een correctie toegepast, omdat niet meer geldt dat alle donoren elektrisch actief zijn ($c_p \neq n$).

We zien voor lage waarden van n een konstante D .

Voor temperaturen lager dan 1100°C neemt daarna bij toenemende n de diffusie-coëfficiënt eerst af, evenredig met n^{-2} , totdat $n = n_e$ (of $E_F = E_C - 0,11 \text{ eV}$ bij die temperatuur).

Voor $n > n_e$ neemt D_p evenredig met n^2 toe. Boven 1100°C verdwijnt het gebied van afnemende

In het geval van diffusie veroorzaakt door verhoogde vacature-toevoer kunnen we een nieuwe diffusie-coëfficiënt invoeren en met behulp hiervan de "push-out" uitrekenen.

Hieraan is nog weinig onderzoek gedaan, zodat moeilijk te voorspellen is hoeveel "push out" op zal treden.

Veel experimentele uitkomsten zijn te vinden in [4].

Het maskerontwerp voor het vervaardigen van "push-out" transistoren

Een nieuwe serie maskers is ontworpen om "push-out" transistoren te maken. Een doorsnede van een "push-out" transistor met daarnaast een gewone transistor is hieronder geschetst.

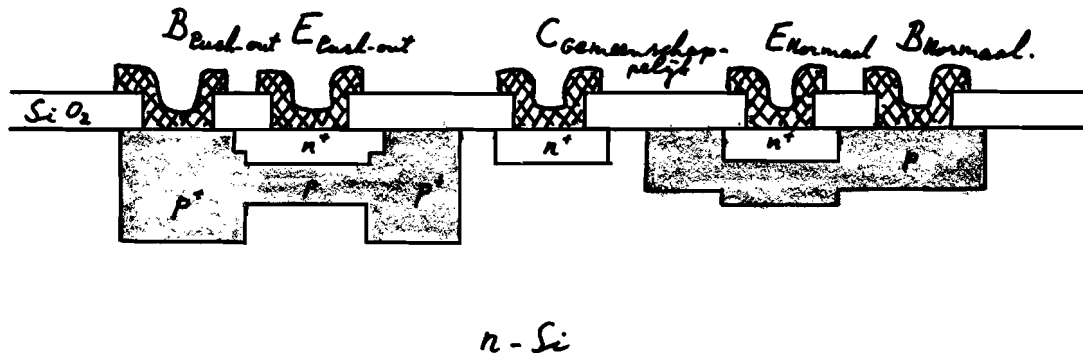


fig.6 : "push-out" transistor en gewone transistor in doorsnede.

Uitgaande van deze configuratie zien we dat er drie diffusies nodig zijn. De enige diffusiebron waarover wij beschikken is gedoopt oxyde met het "silox"-proces aangebracht. [6]

Een gevolg van dit proces is, dat er na iedere diffusie een oxydel laag bijkomt. Vooral bij het etsen van de kontaktgaten is dit zeer hinderlijk, temeer daar de verschillende oxydes ook verschillende etssnelheden hebben : etssnelheid fosforgedoopt oxyde > etssnelheid ongedoopt oxyde > etssnelheid boriumgedoopt oxyde

Het idee om alle oxydelagen te verwijderen en toch een uitrichtpatroon over te houden, leidde tot het eerste masker: het uitrichtpatroon in silicium.

Dit patroon bestaat uit twee vierkantjes; afwisselend wordt ieder masker met één van deze vierkantjes uitgericht, het andere vierkantje wordt daarbij steeds opengeëtst.

De afmetingen van het patroon zijn steeds hetzelfde, want het siliciumpatroon verandert niet meer tijdens het proces.

Het etsen in silicium wordt ca. 2 µm. diep gedaan (we veronderstellen dat de onderetsing = diepteëtsing).

Het voordeel van een diep patroon is dat de foto-resist op diepe stappen minder goed bedekt (zie fig.7).

Hierdoor wordt het beeld door de mikroskoop beter, zodat het uitrichten veel eenvoudiger wordt.

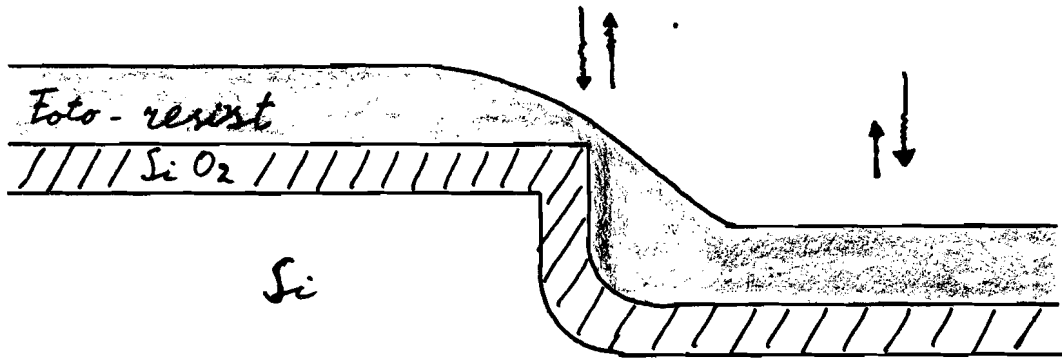


fig.7 : Lichtabsorptie door foto-resistlaag

Het uitrichtpatroon, zoals opgenomen in de maskers (fig.8) is eigenlijk nog groter dan nodig, omdat alleen de twee vierkantjes gebruikt worden.

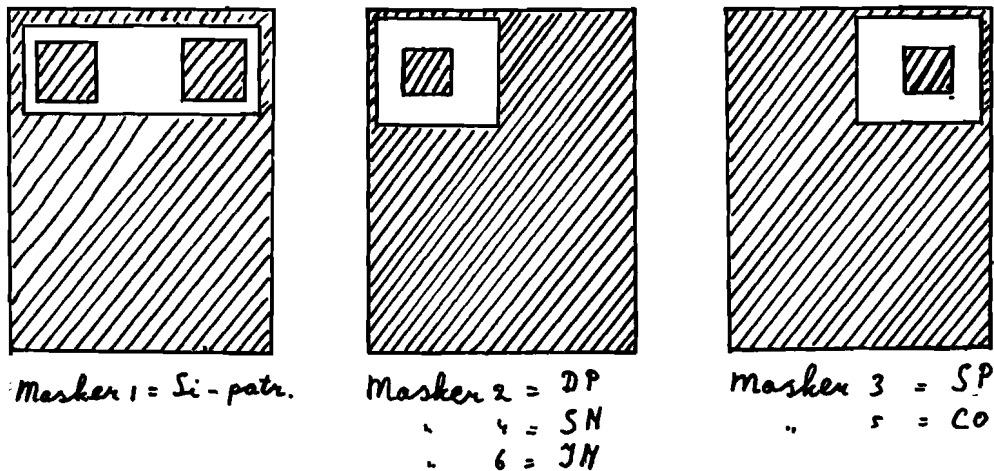


fig.8 : Uitrictpatronen in de maskers

Indien we de voordelen afwegen tegen het nadeel van een extra masker, blijkt het uitrichtpatroon in het silicium duidelijk voordeliger uit te komen.

Voordelen

- 1 Alle oxydelagen kunnen zonder problemen verwijderd worden
- 2 Gemakkelijker uitrichten
- 3 Kleiner uitrichtpatroon

Nadeel

Een extra masker

Het nadeel van een extra masker is nog aanvechtbaar, omdat de kontaktgaten nooit in één keer geëtst kunnen worden als alle oxydelagen zich nog op de plak bevinden.

Omdat we de diverse diffusies willen controleren, zijn van der Pauw figuren in de chip opgenomen.

Met deze figuren kunnen we de vierkantsweerstand van de DP, SP en SN^+ diffusies meten; ook de SP diffusie onder de SN^+ diffusie is met een van der Pauw figuur opgenomen, maar deze begraven weerstand is doorgaans te hoog om er konklusies uit te trekken.

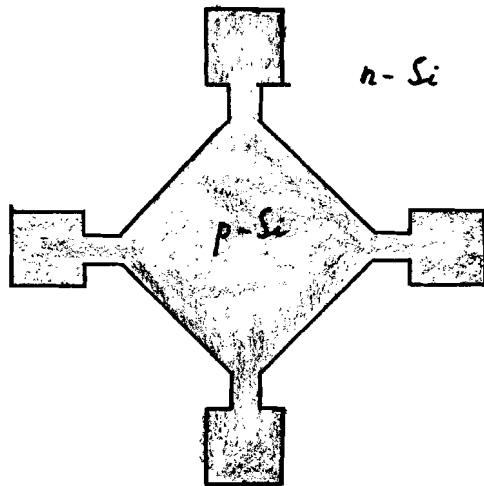


fig.9 :Voorbeeld van een van der Pauw figuur.

op de chip gemaakt, waarin zich de verschillende diffusieprofielen bevinden (fig.10a en b).

De cylinder slijpt een ondiepe uitholling en met de staining-etsvloeistof wordt het p-gebied onder invloed van u.v.licht donkerder dan het n-gebied gekleurd.

Met de mikroskoop kunnen de essentiële afmetingen gemeten worden en eenvoudig rekenwerk geeft de basisdikte en de mate van "push-out" In de maskerserie zijn nog 5 weerstanden opgenomen.

Het was de bedoeling om hiermee de mate van onderdiffusie te meten. De vierkantsweerstand is immers bekend door de van der Pauw figuren, en als de weerstandswaarde van een geïntegreerde weerstand eenvoudig het aantal vierkantjes X de vierkantsweerstand was, dan was de onderdiffusie bepaald door de afwijking.

Later bleek dat een geïntegreerde weerstand ingewikkelder in elkaar zit, zodat deze voor het meten van onderdiffusie ongeschikt is.

Tenslotte zijn er 3 transistor-paren opgenomen in de chip, die met gemeenschappelijke collector uitgevoerd zijn.

Omdat we op bulk-materiaal werken (zonder begraven laag om de col-

De vierkantsweerstand van een bepaalde diffusie geeft informatie over de totale hoeveelheid vrije ladingen in dat gebied.

Als ook de junktie-diepte en de achtergrond-koncentratie bekend zijn, kan m.b.v. Irving-krommen [8] (onder de veronderstelling van Gaussisch of error-functie profiel) het dope-profiel geschetst worden.

De junktie-dieptes kunnen met cylinderslijpen en staining-etsen bepaald worden.

Voor dit doel zijn lange banen

lector-weerstand te verkleinen), is de emitter steeds zo dicht mogelijk bij de collector gelegd (zie fig.11).

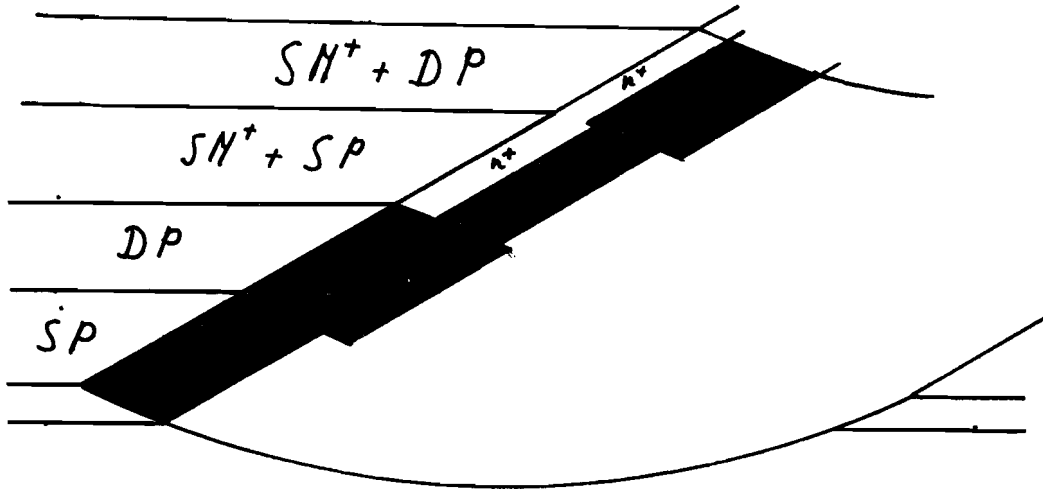
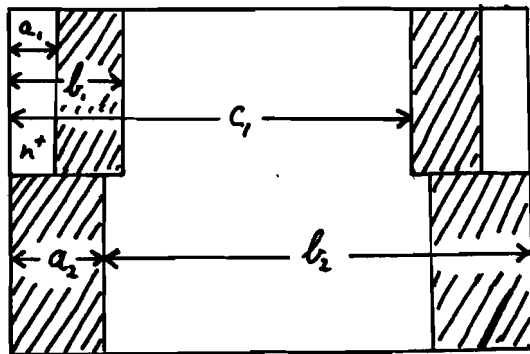


fig.10a : Slijppatronen na staining-etsen



$SN^+ + SP$ of DP slijppatroon:
 $b-c$ junktiediepte = $\frac{a_1 \times (c_1 + b_1 - a_1)}{\text{diam. slijpcylinder}}$
 $b-c$ junktiediepte = $\frac{b_1 \times c_1}{\text{diam. slijpcyl.}}$
 SP of DP slijppatroon:
 junktiediepte = $\frac{a_2 \times b_2}{\text{diam. slijpcylinder}}$

fig.10b : Afstandenvoor het bepalen van de junctie-dieptes

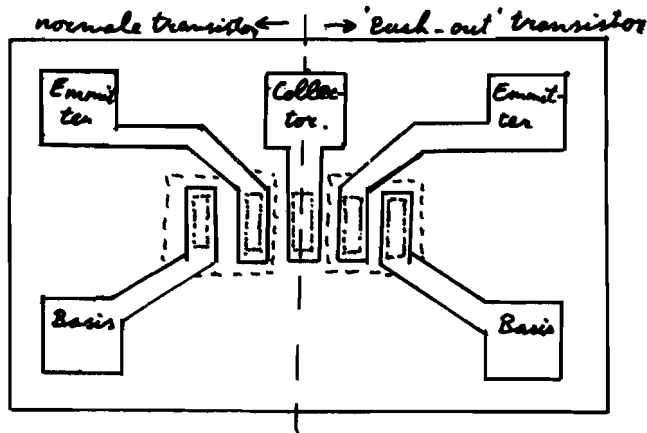


fig.11 : Normale en "push-out" transistor met gemeenschappelijke collector.

In figuur 12 is tenslotte de indeling van de chip gegeven, terwijl in Bijlage 1 afdrukken van de 6 maskers toegevoegd zijn.

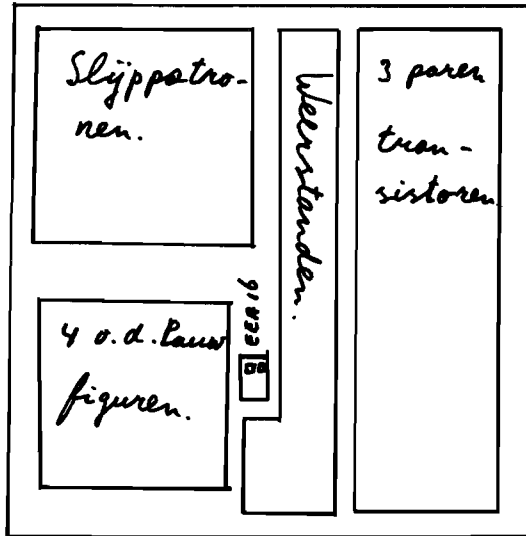


fig.12 : Indeling van de chip

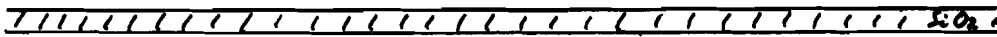
Het technologisch proces

Het technologisch proces wordt hier in het kort beschreven, de gedetailleerde uitwerking wordt in Bijlage 2 gegeven.

We gaan uit van (111) georiënteerd n-type siliciumplakken, met $\rho = 2,8 - 5,4 \Omega \text{ cm.}$ en diameter 33 mm.

A Schoonmaakproces.

B Oxydatie in stoom op 1100°C , $d_{\text{Ox}} \approx 3000 \text{ \AA}$.

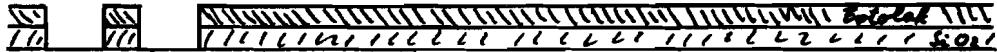


n - Si



fig.13 :Siliciumplak na oxydatie.

C Foto-lithografisch proces met masker 1 voor het uitrichtpatroon.



n - Si

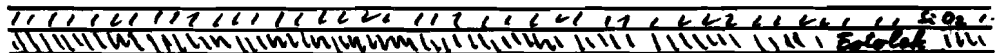


fig.14 :Het uitrichtpatroon in de fotolak en het oxyde geëtsd.

D Fotolak verwijderen en etsen in silicium.



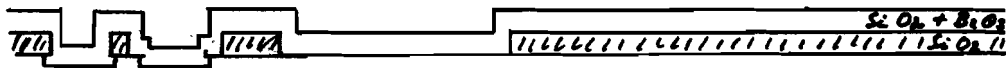
n - Si



fig.15 :Het uitrichtpatroon in silicium

Hierna dun oxyde groeien (30 min. 900°C 1 $1.0_2/\text{min.}$), en proces C met masker 2 voor de DP patronen

E Met borium gedoopt oxyde groeien, de eerste keer hooggedoopt.



$n-Si$

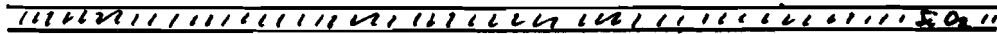


fig.16 :Plak met hooggedoopt oxyde voor de DP diffusie.

Met masker 3 het foto-lithografisch proces voor het SP patroon, en met borium gedoopt oxyde groeien, deze keer laaggedoopt.



$n-Si$



fig.17 :Plak met hoog- en laaggedoopt oxyde voor de DP en SP diffusie.

F Drive-in van borium op $1150^{\circ}C$

G Alle oxydelagen wegetsen en nieuw oxyde groeien in stoom.



$n-Si$

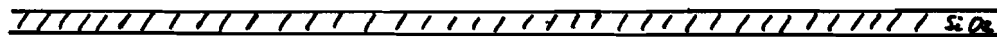
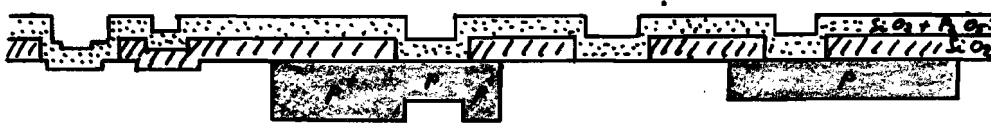


fig.18 :Plak met p^+ en p -diffusie na oxydatie.

Hierna met masker 4 de SN patronen aanbrengen.

H Met fosfor gedoopt oxyde groeien (hooggedoopt).



n-Si



fig.19 :Plak na het aanbrengen van met fosfor gedoopt oxyde.

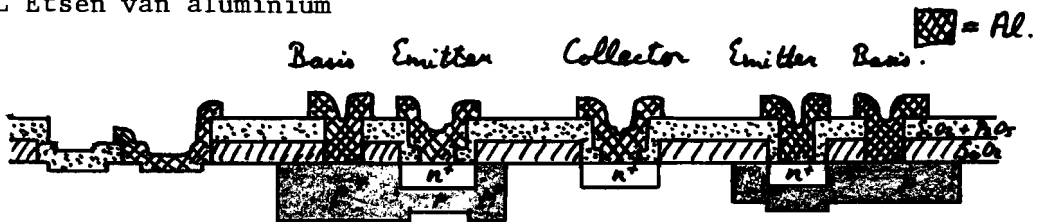
I Drive-in van fosfor

Met het fotolithografisch proces C contactgaten etsen.

K Aluminium opdampen

Met het fotolithografisch proces het metalliseringspatroon aanbrengen.

L Etsen van aluminium



n-Si



fig.20 :Einde van het proces, links zien we een "push-out" transistor en rechts een normale transistor.

Experimenten

Een eerste serie plakken werd gemaakt, uitgaande van de resultaten van een proefplak waarbij de SP-junktiediepte $2,35 \mu\text{m}$. en de DP-junktiediepte $2,6 \mu\text{m}$ was (R_p was resp. 170Ω en 90Ω).

De verhouding van de diboraanflows was 1:2 (0,1 l./min : 0,2 l./min). Aan het eind van het proces bleken de dieptes van de junkties van de serie echter vrijwel gelijk te zijn. Het verschil tussen de "push-out" en de gewone transistor was dan ook gering (N.b. konc. $\text{B}_2\text{H}_6 = 1000 \text{ ppm}$). Waarschijnlijk is de instelnaauwkeurigheid van de 0,2 l./min niet goed, omdat deze stand zich in het onderste gebied van de flowmeterschaal bevindt. De instelling van de 0,1 l./min wordt met een andere flowmeter gedaan, die een bereik heeft van 0,11 l./min.

Een proefplak met diboraanflows van 0,1 l./min en 0,5 l./min resulteerde in junktiedieptes van 2,4 en 3,3 μm . voor de SP en DP diffusies respectievelijk.

De drive-in van borium wordt steeds gedurende 105 minuten op 1150°C gedaan.

De drive-in van fosfor moet bij lagere temperatuur beginnen, omdat het met fosfor gedoopte glas een plotselinge temperatuursverandering van ca. 1000°C niet verdraagt en dan openbarst.

Daarom wordt de drive-in van fosfor steeds op 800°C begonnen met natte stikstof-toevoer, om het openbarsten tegen te gaan, en daarna wordt de oven in 20 minuten tot 1050°C verwarmd. Afhankelijk van de gewenste stroomversterkingsfaktor worden de plakken dan nog een aantal minuten op 1050°C gehouden.

De versterkingsfaktor van de laatste serie transistoren is gemeten met onderstaand circuit, en β als functie van I_c blijkt niet konstant te zijn.

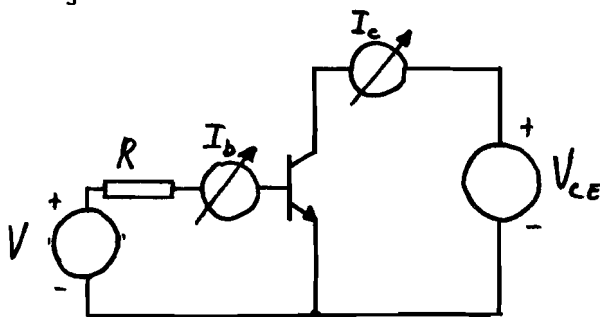


fig.21: Meetcircuit voor $\beta = \beta(I_c)$.

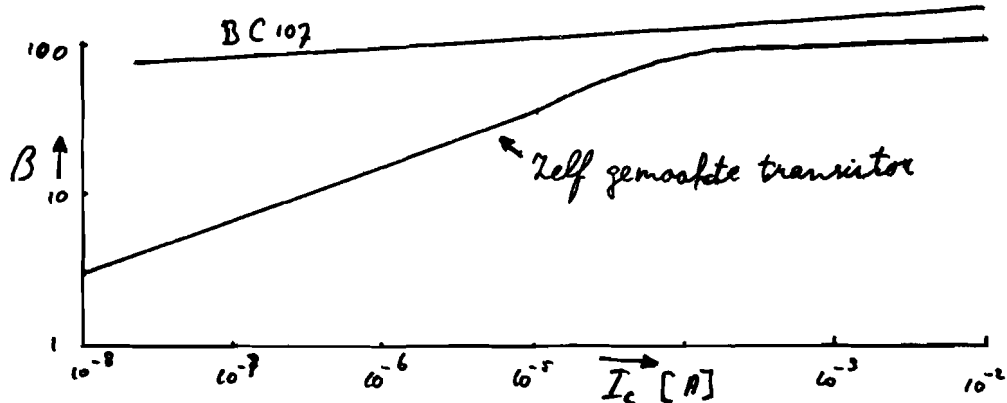


fig.22: β als functie van I_c .

De oorzaak hiervan moet gezocht worden in de verschillende stroomkomponenten van I_b : $I_b = I_{rec,b} + I_{rec,E-B} + I_{rec,opp.} + I_{E,diff}$ [7]

Indien $I_{E,diff} \gg$ alle andere stroomcomponenten van I_b , dan wordt β bij benadering een konstante in een groot stroomgebied (4 à 5 dec.).

Voor hoge stromen treedt verzadiging op en voor lage stromen geldt de verwaarlozing van de recombinatie stroom niet meer.

Tot nu toe is het proces als volgt geweest:

- 1 basis-diffusies aanbrengen, dan alle oxyde wegetsen
- 2 nieuw oxyde groeien, en emitter-collector diffusies aanbrengen
- 3 alle oxyde wegetsen, en nieuw oxyde groeien
- 4 kontaktgaten etsen en metallisering aanbrengen

Het wegetsen van alle oxyde, nadat alle diffusies aangebracht zijn heeft tot gevolg, dat er bij lage temperatuur nieuw oxyde gegroeid moet worden, omdat anders redistributie optreedt.

Het nadeel hiervan is dat oppervlakte-toestanden niet goed voorkomen kunnen worden, met als gevolg een grote component $I_{rec,opp.}$ in de I_b .

Tot stap 3 was overgegaan, omdat het maken van de kontaktgaten moeilijkheden opleverde door onderetsing.

Vergelijking van de etstijden van met fosfor gedoopt oxyde en ongedoopt oxyde toonde echter aan, dat de mate van onderetsing in ons geval mede veroorzaakt moest zijn door loslaten van de fotoresist.

Het is ook bekend dat P_2O_5 zwaar hygroskopisch is, zodat met fosfor gedoopt oxyde eerts waterafstotend gemaakt moet worden met een "adhesion promotor" of "primer". Dit leverde goede resultaten op.

De laatste serie plakken werd gemaakt met het idee, dat nu het proces een standaard-proces was. Het gevolg was, dat pas aan het einde van het proces bleek dat de SP junk-tiediepte slechts $2,0 \mu\text{m}$ was, zodat de versterkingsfaktor veel te hoog was (2000- 5000)..

De allerlaatste plak heeft een SN-drive in gekregen, die hierop aangepast was ($800^{\circ}\text{C} \xrightarrow{20\text{min.}}$ $1050^{\circ}\text{C} + 10\text{min } 1050^{\circ}\text{C}$)

De karakteristieken van deze transistoren op de curve tracer gaven onderstaande resultaten vóór het uitstoken van het aluminium.

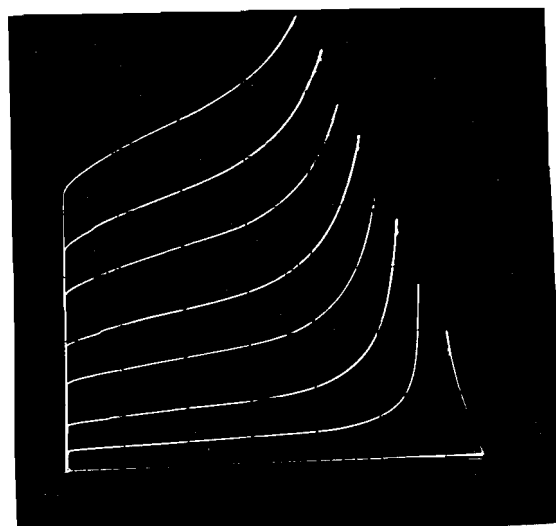
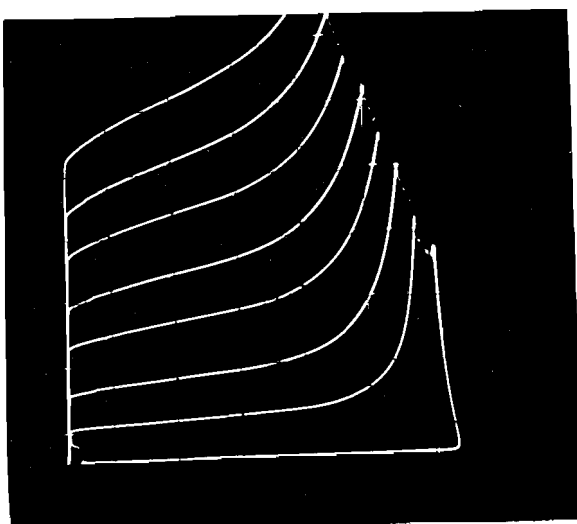


Foto1: Push-out transistor

$I_b = 5 \text{ uA/step}$, $I_c = 0,5 \text{ mA/cm}$
 $V_{ce} = 10 \text{ V/cm}$

Foto2: Normale transistor

$I_b = 5 \text{ uA/step}$, $I_c = 0,5 \text{ mA/cm}$
 $V_{ce} = 10 \text{ V/cm}$

Hierna werd het aluminium uitgestookt op 500°C , 10 minuten in natte stikstof en 10 minuten in droge stikstof.

Het resultaat was dat de meeste transistoren niet meer werkten. Meting van de basis-emitter diode gaf onderstaande grafiek

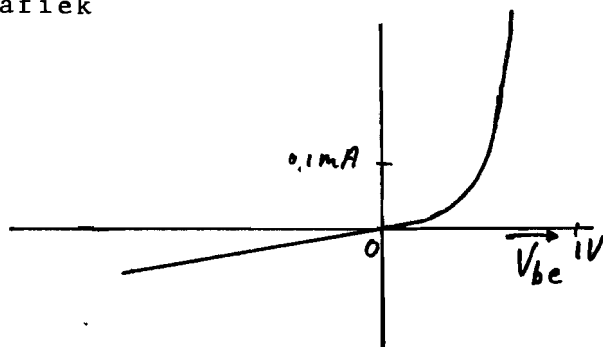


fig.23: Basis-emitter diode na het uitstoken.

De konklusie luidt dat het aluminium dwars door de emitter gelegeerd is. Bij een diepere basis-emitter junktie treedt dit niet op, maar toch lijkt het zinvol om het aluminium bij lagere temperatuur uit te stoken (of kortere tijd). Een andere maatregel is de basis-diffusie dieper in te diffunderen, zodat er meer speling overblijft indien afwijkingen optreden gedurende het proces. Een enkele transistor werkte nog en gaf onderstaande krommes op de curve-tracer.

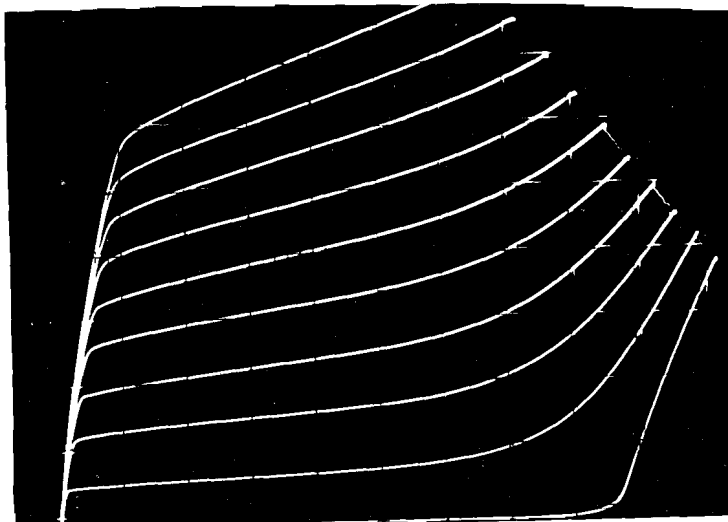


Foto3: Normale transistor na het uitstoken.

$I_b = 5 \mu\text{A/step}$, $I_c = 2,0 \text{ mA/cm}$ en $V_{ce} = 5 \text{ V/cm}$.

Vergelijking met Foto2 toont aan dat de eigenschappen van deze transistor danig veranderd zijn: β is groter geworden, BV_{ceo} is lager.

Het groter worden van β kan een gevolg zijn van het uitstoken van het aluminium; hierdoor worden dislocaties gecreëerd en de fosfor-atomen kunnen langs deze dislocaties dieper het kristal indiffunderen.

Konklusies

- 1 Het in silicium geëtste uitrichtpatroon vereenvoudigt het technologisch proces bijzonder.
- 2 Alvorens te oxyderen moeten de ovens gereinigd worden. Bij MOST-transistoren wordt dit altijd gedaan en er is geen aanwijsbare reden om voor bipolaire transistoren een minder'schoon'proces te gebruiken.
- 3 Diepere basis-diffusies geven meer mogelijkheden om achteraf nog korrekties uit te voeren als niet voldaan is aan de verwachte basis-junktiediepte; daarom is het raadzaam te streven naar een SP-junktiediepte van minimaal 3 μm en een DP-junktiediepte van minimaal 4 μm . Het is noodzakelijk gebleken deze diepteste te controleren.
- 4 Het gebruik van primer (adhesion promotor) is bij met fosfor gedoopte oxyde nodig voor de hechting van de fotoresist.
- 5 De dikte van het aluminium moet minstens 2X de stap-hoogte in het oxyde zijn en het uitstoken voor beter contact moet op lagere temperatuur gebeuren (max. 450°C) of kortere tijd, afhankelijk van de emitterbasis-junktiediepte.
- 6 De concentraties borium in het gedoopte oxyde moeten voor een redelijk verschil in SP- en DP-junktiedieptes minstens een faktor 5 verschillen.
De diboraan-flows van 0,1 en 0,5 l./min gaven een goed reproduceerbaar verschil in de junktiedieptes van 1 μm .
- 7 Het is niet duidelijk aangetoond dat "push-out" transistoren een hogere doorslagspanning BV_{ce0} hebben dan gewone transistoren.
Een theoretisch onderzoek zou nodig zijn om te onderzoeken wat de invloed van de dope-profielen op de doorslag is.
- 8 Het meten van oppervlakte-toestanden kan met MOS-structuren goed gedaan worden (C-V metingen). Het is daarom nuttig zo'n structuur mee te integreren indien we willen controleren of het technologisch proces goed is.

Bijlage 1

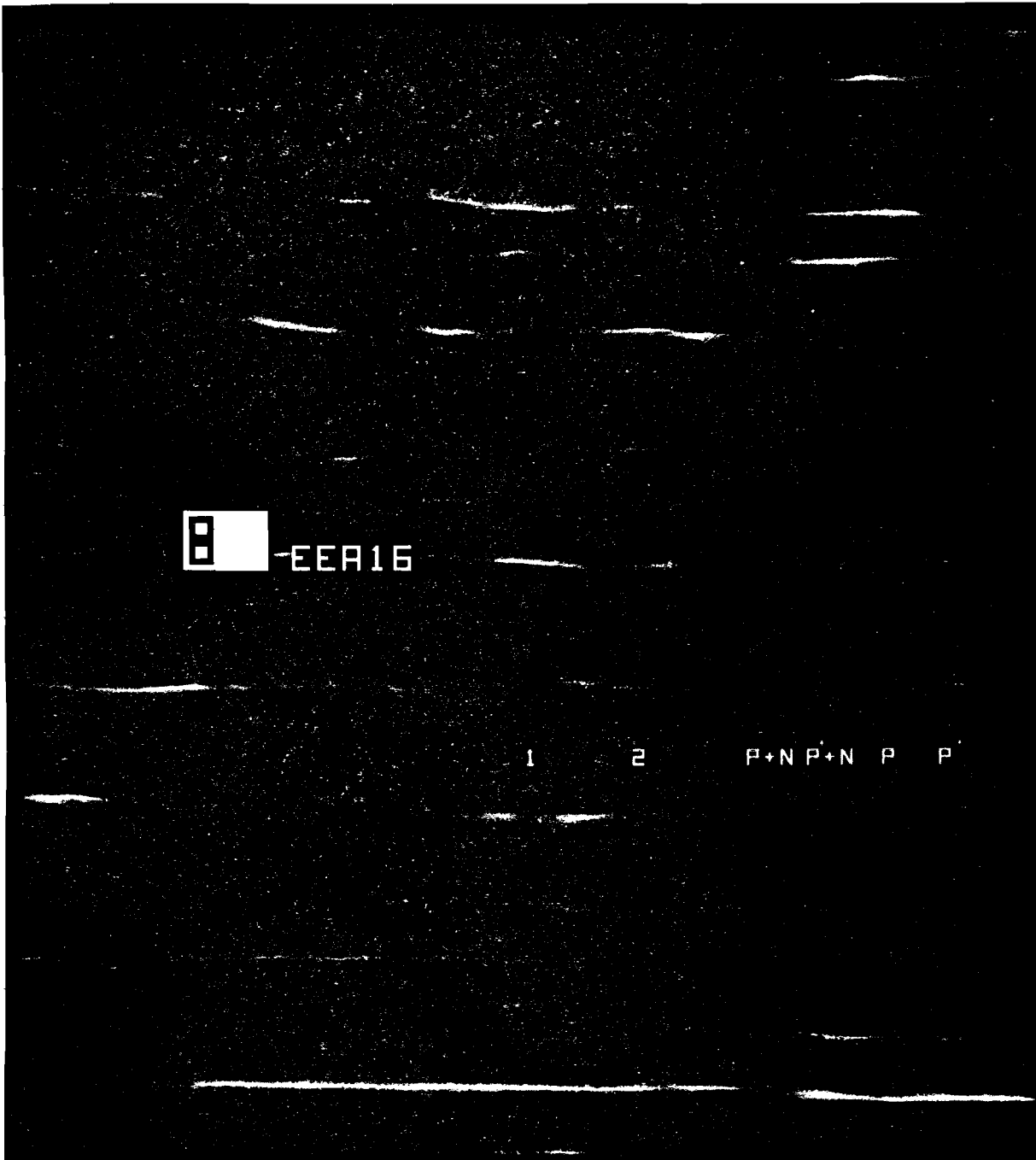


fig.23: Negatief van masker 1, het uitrichtpatroon in silicium (Si-Mask).

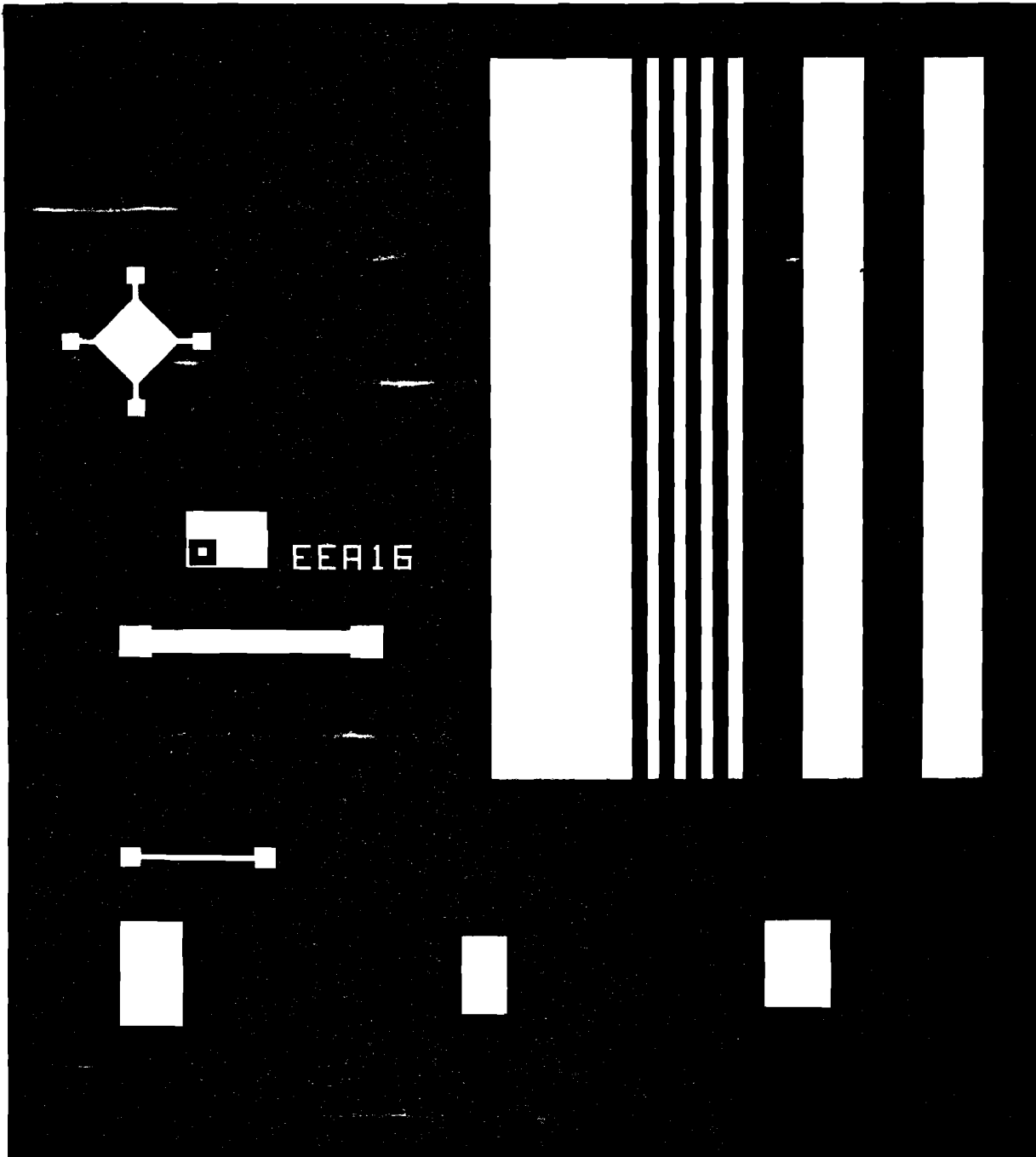


fig.24:Negatief van masker 2, het patroon voor de DP-diffusie (DP-Mask).

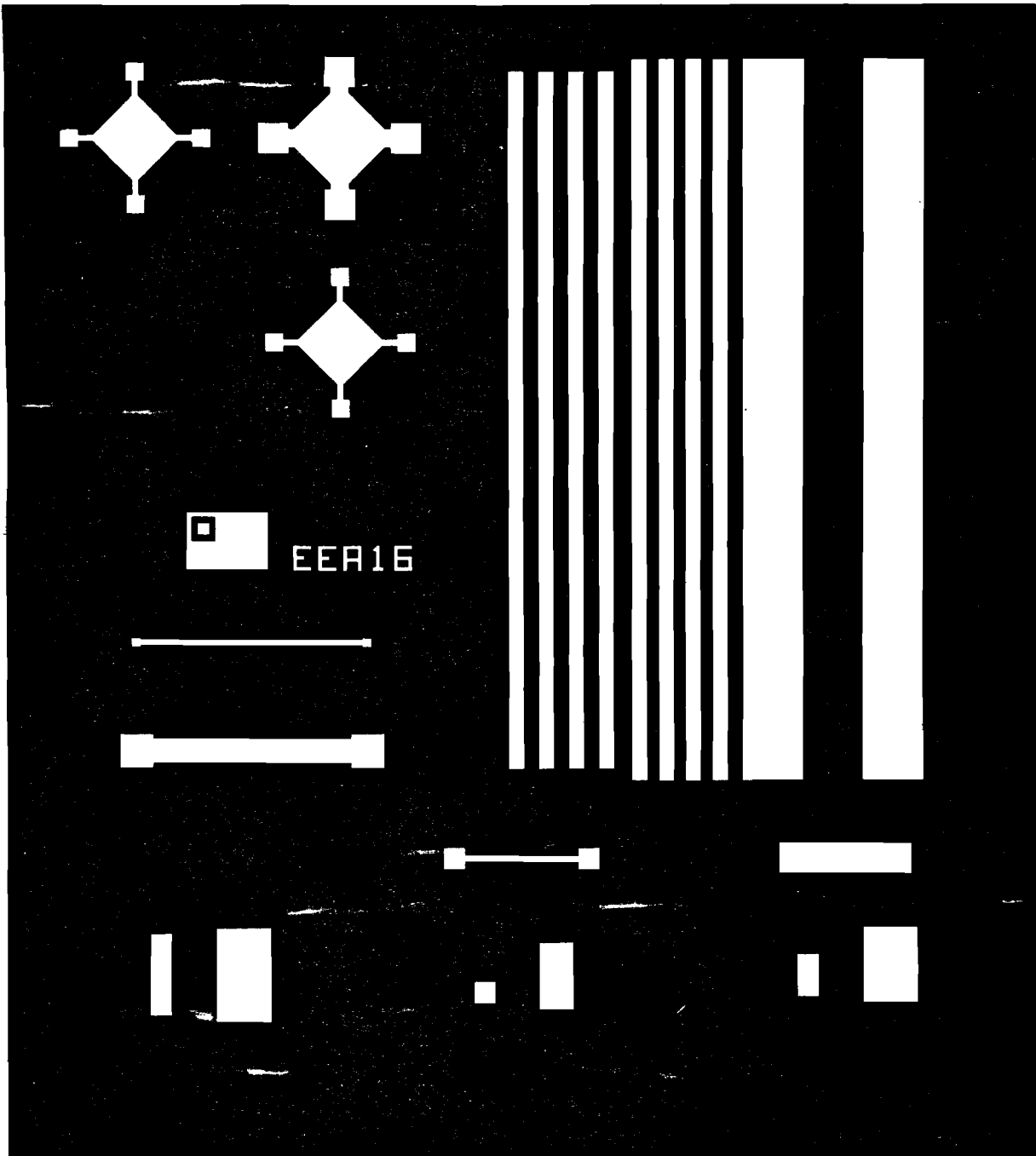


fig.25:Negatief van masker 3, het patroon voor de SP-diffusie.(SP-Mask).

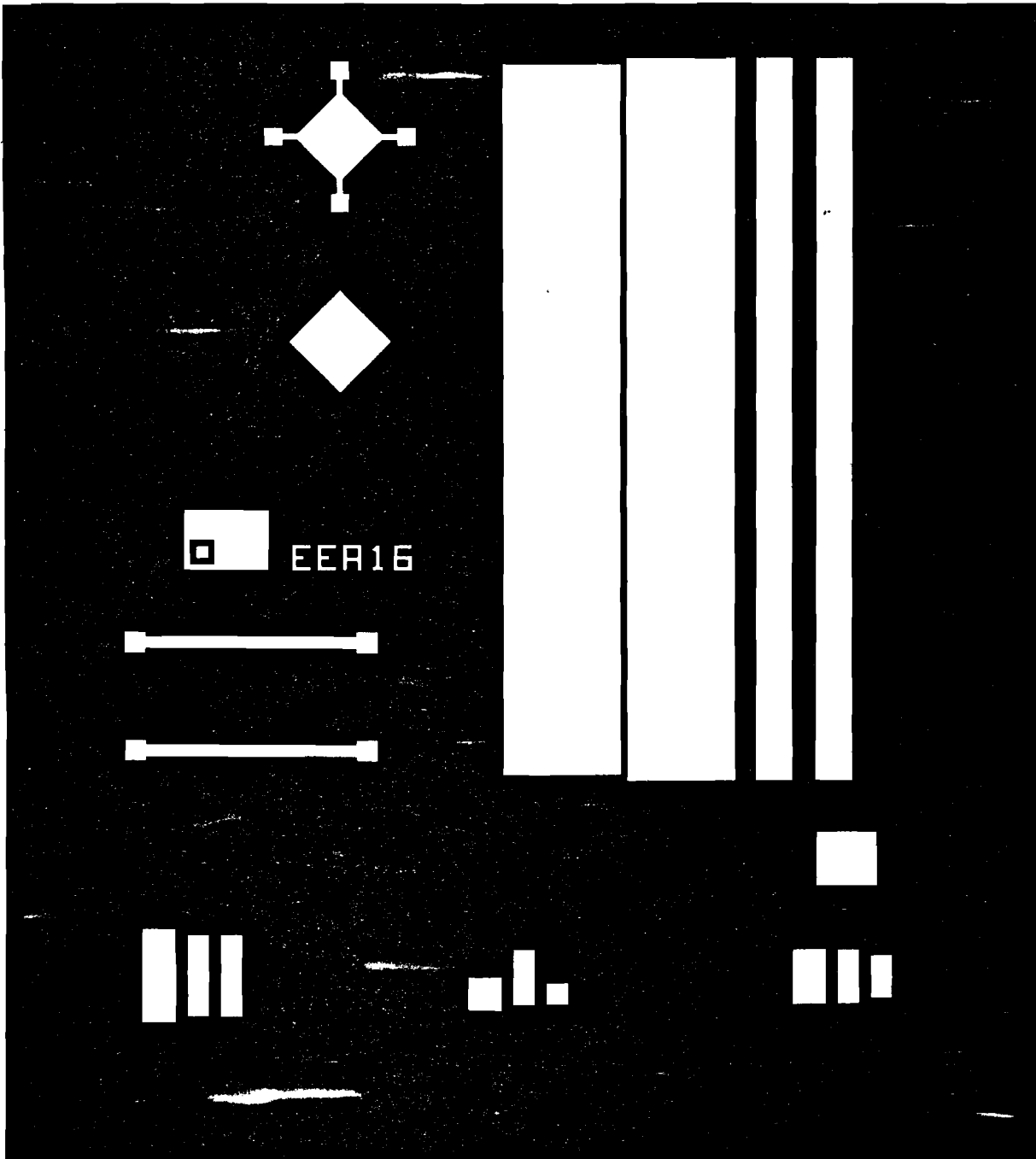


fig.26:Negatief van masker 4, het patroon voor de SN-diffusie.(SN-Mask).

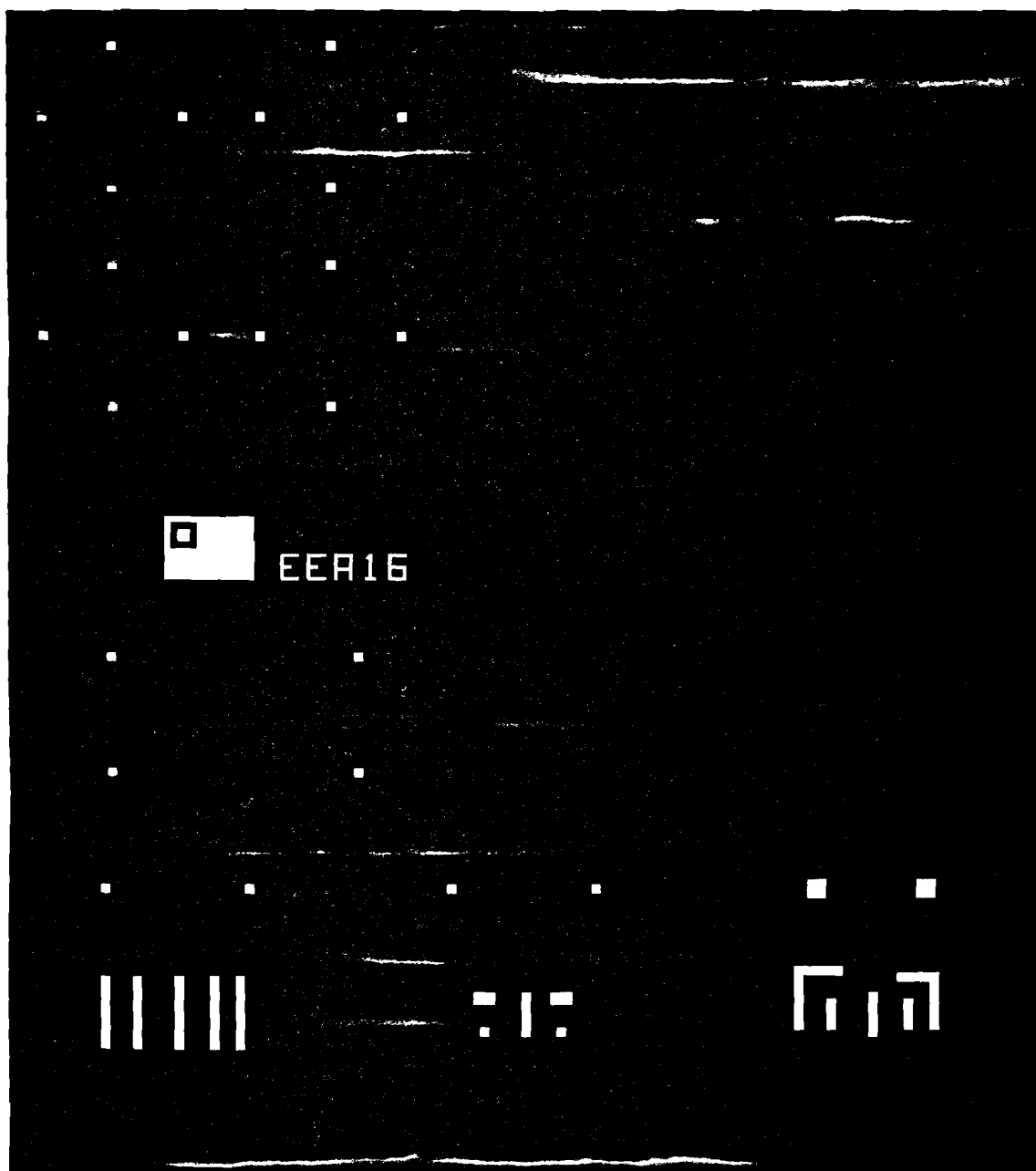


fig.27:Negatief van masker 5, het patroon voor de kontaktgaten. (CO-Mask).

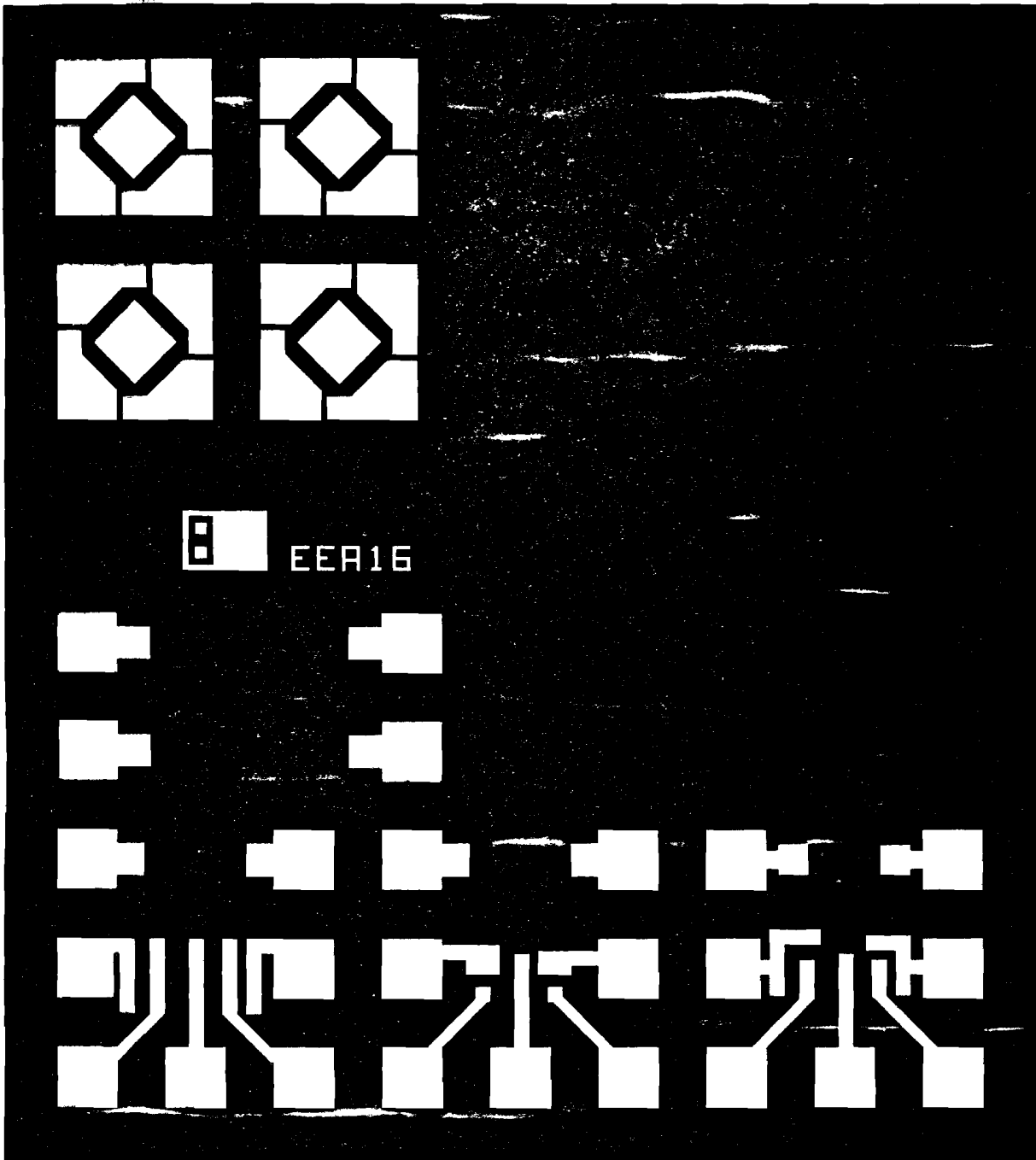


fig.28:Negatief van masker 6, het patroon voor de metallisering (IN-Mask).

Bijlage 2

Het technologisch proces

We gaan uit van n-type silicium (111), $p = 2,8-5,4 \text{ cm}$
dikte = $200 \pm 20 \mu\text{m}$
 $\emptyset = 32,4-32,9\text{mm}$

van de firma Hoboken.

A Schoonmaakproces

- 1 Plak op spinner met propanol en wattenstokje:
eerst 20 sec. 500 t/min, daarna 20 sec. 5000 t/min.
- 2 10 min. spoelen (in gedeïoniseerd water, $R_{\text{H}_2\text{O}} = 5 \text{ M}\Omega$).
- 3 5 min in beker 1 met rokende HNO_3 (96%),
5 ,, ,, ,, 2 ,, ,, HNO_3 (96%).
- 4 10 min spoelen.
- 5 HF-dip in 4% HF-oplossing, ca. 10 sec.
- 6 10 min spoelen.
- 7 10 min koken in 3delen HNO_3 (65%) : 1 deel HCl (37%)
- 8 10 min spoelen.

B Oxydatie in stoom

- 1 Oven op 1100°C zetten en $\frac{1}{2}$ l./min stikstof instellen.
- 2 Als de oven op temperatuur is de plakken in de houder
en langzaam naar binnen duwen.
- 3 Daarna de gasflow: 5 min 1 l./min stikstof
5 ,, 1 l./min zuurstof
20 ,, stoom
5 ,, 1 l./min zuurstof
5 ,, 1 l./min stikstof
- 4 Plakken langzaam uit de oven halen, de oxyde-dikte is
nu ca. 3000 \AA .

Hierna volgt het foto-lithografisch proces *C met marker 1.*

C Foto-lithografisch proces

- 1 Fotolak direkt na een warmtebehandeling aanbrengen; als
dit niet mogelijk is de plak eerst op 800°C , 10 min in
natte stikstof en 10 min in droge stikstof.
- 2 Met Waycaot HR 100 (neg. resist) eerst de achterkant
opspinnen (7000 t/min) en ca. 2 min op 135°C inbakken.

- 3 De voorkant opspinnen (7000 t/min) en minstens 12 min op 65°C inbakken.
- 4 Belichten 3 sec + 1 sec (afhankelijk van de toegestane onderbelichting); ook de achterkant belichten.
- 5 Ontwikkelen in xyleen, minimaal 90 sec.
- 6 Stopbad in propanol, minimaal 60 sec.
- 7 Spoelen en controleren of het patroon goed ontwikkeld is.
- 8 15 min nabakken op 135°C.
- 9 In extran-oplossing dompelen.
- 10 SiO₂ etsen in gebufferd HF-bad (6 delen verzadigde NH₄F-oplossing : 1 deel HF (40%). De etstijd is afhankelijk van de oxyde-dikte en het soort oxyde.
Kontrole m.b.v. een teststukje dat waterafstotend wordt als het oxyde weg is; daarna nog even naëtsen.
- 11 Foto-resist verwijderen in rokende HNO₃ (96%), 5min beker 1 en 5min beker 2.
- 12 10 min spoelen.
- 13 HF-dip in 1%-oplossing.
- 14 10 min spoelen.
- 15 10 min koken in HNO₃ (65%).
- 16 10 min spoelen.

D Silicium-ets

- 1 Etsbad aanmaken: 10 delen HNO₃ (65%) : 1 deel HF (40%).
- 2 HF-dip (½ min) in 1% HF-oplossing.
- 3 Met proefstukje testen of de etssnelheid niet te groot is.
- 4 Etsen ca. 15 sec. (afhankelijk van de mate van onderetsing, in ieder geval de onderetsing meten).
- 5 10 min spoelen.
- 6 Plakken 30 min op 900°C in 1 l./min zuurstof om dun oxyde te groeien. Dit is nodig voor de hechting van de fotolak. Hierna volgt weer het foto-lithografisch proces C met masker 2 voor de SP⁺-diffusie, gevolgd door processtap E

E Borium-depositie

- 1 Silox-reactor instellen, temperatuur op 350°C en alle gasflows controleren.
- 2 Plak een 1% HF-dip geven.

- 3 Stof van de plak blazen als ze de reactor ingaat.
- 4 Voorspoelen 2 min 7 l./min stikstof
- Gedoopt oxyde 2 min 8,0 l./min argon
- 0,7 l./min silaan
- 0,1 l./min zuurstof
- 0,5 l./min diboraan(1000ppm)
- Ongedoopt oxyde 2 min 8,5 l./min argon
- 0,7 l./min silaan
- 0,1 l./min zuurstof
- Naspoelen 2 min 7 l./min stikstof
- 5 Verdichten op 800°C 10 min 1 l./min natte stikstof
- 10 min 1 l./min droge stikstof
- 6 Vervolgens weer het foto-lithografisch proces met masker 3 voor de SP-diffusie en de borium-depositie E met flowmeterstanden voor gedoopt oxyde:
- 8,4 l./min argon
- 0,7 l./min silaan
- 0,1 l./min zuurstof
- 0,1 l./min diboraan(1000ppm)
- F Borium-drive_in
- 1 Borium drive in-oven op 1150°C met $\frac{1}{2}$ l./min stikstof
- 2 Als de oven op temperatuur is de plakken langzaam naar binnen schuiven.
- 3 Stikstofflow op 1 l./min
- 4 Na 1 uur 45 min (105 min) de plakken weer langzaam uit de oven trekken. De junktiedieptes van de SP- en DP-diffusies nu ongeveer 2,4 μm en 3,3 μm .
- G Nieuw_oxyde_groeien
- 1 Ets alle oxyde-lagen weg in een vers etsbad
- 2 10 min spoelen
- 3 10 min koken in HNO₃ (65%).
- 4 Spoelen tot de oven schoon (met T.C.A.) is en op 1100°C staat.
- 5 Oxyde groeien op 1100°C 5 min 1 l./min stikstof
- 5 min 1 l./min zuurstof
- 20 min stoom
- 0,1 l./min zuurstof

5 min 1 l./min zuurstof

5 min 1 l./min stikstof

6 plakken langzaam uit de oven halen.

Hierna volgt foto-lithografisch proces C met masker 4 voor de SN^+ -diffusie. De achterkant van de plak wordt ook schoongeëetst en bedekt met met fosfor gedoopt oxyde.

H Fosfor-depositie

1 Silox-reactor instellen: temperatuur op $350^{\circ}C$ en alle gasflows controleren.

2 Plak een 1% HF-dip geven.

3 Stof van de plak blazen als ze de reactor ingaat.

4 Voorspoelen 2 min 7 l./min stikstof

Gedoopt oxyde 2 min 7,2 l./min argon

0,7 l./min silaan

0,1 l./min zuurstof

1,3 l./min fosfine(2000ppm)

Ongedoopt oxyde 2 min 8,5 l./min argon

0,7 l./min silaan

0,1 l./min zuurstof

Naspoelen 2 min 7 l./min stikstof

5 Hierna de achterkant nogmaals processtap H4.

I Fosfor_drive_in

1 Plak bij $800^{\circ}C$ langzaam in de oven duwen en 2 l./min natte stikstof instellen.

2 Temperatuur van de oven op $1050^{\circ}C$ instellen.

3 Na 20 min is de temperatuur $1050^{\circ}C$, dan stikstof op 1 l./min

4 Bij een junktiediepte van de SP-diffusie van $2,4 \mu m$ en een gewenste β van ¹⁰⁰ moet nu ca. 30 min op $1050^{\circ}C$ gediffundeerd worden. Daarna de plakken langzaam uit de oven halen.

J Kontaktgaten etsen

1 Primer Super Isopoly opspinnen (alleen de voorkant) 30 sec op 4000 t/min.

2 10 min op $200^{\circ}C$ inbakken.

Daarna verder met fotolithografisch proces C met masker 5.

K Aluminium

- 1 1 minuut HF-dip (1%).
- 2 10 min spoelen.
- 3 Op 135°C drogen.
- 4 Bij 10^{-6} Torr aluminium opdampen; dikte van de aluminium-laag moet minstens 2X de grootste staphoogte in het oxyde zijn en minimaal 1,5 μm .
- 5 Uitstoken in a natte stikstof (10 min) } op max. 450°C.
b droge stikstof (10 min)
- 6 Positieve foto-resist opspinnen (AZ 1350) met 4500 t/min.
- 7 10 min inbakken op 80°C
- 8 Belichten 6 sec.
- 9 Ontwikkelen in 1 deel AZ 1350 ontwikkelaar : 1 deel gede-ioniseerd water.
- 10 Nabakken op 135°C.
- 11 Etsen in aluminium-etsbad:

| | | |
|--------------------------------------|-----|-------|
| H ₃ PO ₄ (80%) | 150 | delen |
| HNO ₃ (65%) | 10 | ,, |
| Azijn (100%) | 30 | ,, |
| H ₂ O (gedei.) | 30 | ,, |
- 12 Resist verwijderen in rokende HNO₃ (96%) 5 min in beker1
5 min in beker2
- 13 10 min spoelen.

Dankwoord

Bij deze wil ik Dr. Ir. W. Versnel hartelijk bedanken voor de prettige begeleiding bij dit afstudeerwerk, waarbij ups en downs elkaar regelmatig opvolgden en hij steeds weer aanmoedigde gewoon door te gaan.

Voor de hulp bij het maken van de computer-tape voor de maskers dank ik de heer Ing. J.F.G.J. Olijslagers en voor de hulp in het halfgeleiderlaboratorium dank ik de heer H.P.J.C. Rooyakkers.

De heer Ing. H.G.R. Maas van het Natuurkundig Laboratorium van Philips dank ik hartelijk voor de gevoerde diskussies, die steeds tot bijstelling van het technologisch proces leidden.

Verder dank ik allen die, direkt of indirekt, mij in staat hebben gesteld dit afstudeerwerk te verrichten.

Referenties

- [1] R.B.Fair and J.C.C.Tsai, Journal of Electrochemical Society 124, 1107,1977.
A Quantitative Model for The Diffusion of Phosphorus in Silicon and the Emitter-Dip Effect.
- [2] R.A.Colclaser, Micro-electronics: Processing and Device Design, Chapter 7: Selective Doping Techniques
1980, John Wiley & Sons, Inc., new York.
- [3] F.N.Hooge, Collegedictaat Electrotechnische Materialen I,Hfdst.8
- [4] D.B.Lee, Philips Research Reports Supplements, 1974 no.5
The Push-out Effect in Silicon n-p-n Diffused Transistors
- [5] D.J.Hamilton and W.G.Howard, Basic Integrated Circuit Engeneering, Chapter 2: Diffusion-Related Processes
1975, McGraw-Hill, Kogakusha,Ltd.
- [6] W.Kern and A.W.Fisher, R.C.A.Review 31,715,1970.
Deposition and Properties of Silicon Dioxide and Silicate Films Prepared by Low-Temperature Oxidation of Hydrides.
- [7] F.M.Klaasen, Collegedictaat Halfgeleider-elektronika deel 1, p.37
- [8] J.C.Irvin, Bell Syst. Techn. Journal, 41,387,1962.